

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-097925
 (43)Date of publication of application : 08.04.1997

(51)Int.Cl. H01L 33/00
 G09G 3/14
 H05B 33/08

(21)Application number : 07-253227 (71)Applicant : PIONEER ELECTRON CORP
 (22)Date of filing : 29.09.1995 (72)Inventor : OKUDA YOSHIYUKI

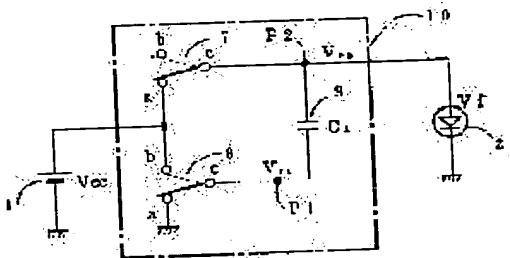
(54) LIGHT-EMITTING ELEMENT DRIVER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a light-emitting element driver circuit having a high power source efficiency which is capable of stably driving the light emitting element if the power voltage is lower than the forward voltage of the element.

SOLUTION: A switched capacitor circuit 10 is connected between a driving power source 1 and light-emitting element 2. A capacitor 9 in the circuit 10 is charged up to a power voltage VCC when switches 7 and 8 are turned to charging terminals a. When the switches 7 and 8 are turned to discharging terminals b, the source 1 and capacitor 9 are connected in series to supply a driving current to the element 2. By changing the number of switching times of the switches 7 and 8, the value of the driving current fed to the element 2 can be changed.

BEST AVAILABLE COPY



LEGAL STATUS

[Date of request for examination]	21.06.2001
[Date of sending the examiner's decision of rejection]	25.05.2004
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3619299
[Date of registration]	19.11.2004
[Number of appeal against examiner's decision of rejection]	2004-13187
[Date of requesting appeal against examiner's decision of rejection]	24.06.2004
[Date of extinction of right]	

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-97925

(43) 公開日 平成9年(1997)4月8日

(51) Int.Cl.⁶
H 01 L 33/00
G 09 G 3/14
H 05 B 33/08

識別記号 広内整理番号

4237-5H

F I
H 01 L 33/00
G 09 G 3/14
H 05 B 33/08

技術表示箇所

J
J

審査請求 未請求 請求項の数5 O.L (全8頁)

(21) 出願番号 特願平7-253227

(22) 出願日 平成7年(1995)9月29日

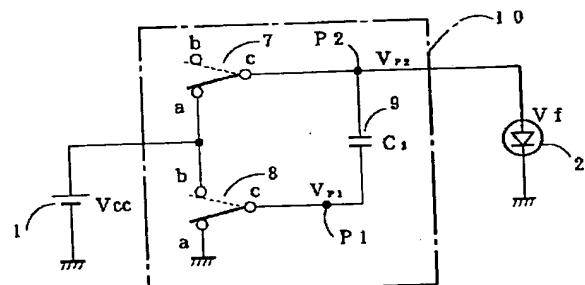
(71) 出願人 000005016
バイオニア株式会社
東京都目黒区目黒1丁目4番1号
(72) 発明者 奥田 義行
埼玉県鶴ヶ島市富士見6丁目1番1号 パ
イオニア株式会社総合研究所内
(74) 代理人 弁理士 濱野 秀雄 (外1名)

(54) 【発明の名称】 発光素子の駆動回路

(57) 【要約】

【課題】 電源電圧が発光素子の順方向電圧よりも低い場合でも発光素子を安定に駆動することのできる、電源効率に優れた発光素子の駆動回路を提供すること。

【解決手段】 駆動用電源1と発光素子2の間にスイッチドキャパシタ回路10を接続する。スイッチドキャパシタ回路10のコンデンサ9は、スイッチ7, 8が充電側たるa端子側に切り替えられた時に電源電圧Vccまで充電される。そして、スイッチ7, 8が放電側たるb端子側に切り替えられた時に駆動用電源1とコンデンサ9が直列に接続され、この直列接続された駆動用電源1とコンデンサ9によって発光素子2に駆動電流を供給する。スイッチ7, 8の切換回数を変えることにより、発光素子2に送り込まれる駆動電流の値を変えることができる。



【特許請求の範囲】

【請求項1】 発光素子の駆動用電源と発光素子の間にスイッチドキャパシタ回路を接続したことを特徴とする発光素子の駆動回路。

【請求項2】 前記スイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続したことを特徴とする請求項1記載の発光素子の駆動回路。

【請求項3】 前記スイッチドキャパシタ回路を複数段縦続接続したことを特徴とする請求項1記載の発光素子の駆動回路。

【請求項4】 発光素子の駆動用電源に最も近い初段のスイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続したことを特徴とする請求項3記載の発光素子の駆動回路。

【請求項5】 前記スイッチドキャパシタ回路の充放電回数を発光素子に流したい駆動電流に応じて変えることを特徴とする請求項1～4のいずれかに記載の発光素子の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は発光素子の駆動回路に係り、特に、発光素子に流し込まれる駆動電流と発光輝度とが相関を持つタイプの発光素子、例えば、LED(発光ダイオード)や有機EL(エレクトロルミネッセンス)などに用いて好適な発光素子の駆動回路に関する。

【0002】

【従来の技術】LEDや有機ELなどの発光素子の場合、素子に流れ込む駆動電流が変化するとその発光輝度が変わってしまう。このため、素子に流れ込む駆動電流が一定になるように制御してやる必要がある。図10は従来の駆動回路の第1の例を示すもので、発光素子の駆動用電源1から発光素子2に供給される駆動電流を定電流源3によって定電流化し、駆動電流が一定になるようにしたものである。なお、発光素子2は、スイッチ4が実線のように開かれているときに発光し、点線のように閉じられたときに発光を停止する。

【0003】図11は従来の駆動回路の第2の例を示すもので、発光素子の駆動用電源1と発光素子2の間に高抵抗5を直列に挿入し、この高抵抗5によって発光素子2に流れる駆動電流を一定にしたものである。なお、発光素子2はスイッチ6が実線の位置にあるときに発光し、点線の位置に切り替えられたときに発光を停止する。

【0004】

【発明が解決しようとする課題】上述した従来の駆動回路の場合、いずれも、発光素子の駆動用電源1としては発光素子2の順方向電圧 V_{fr} よりも高い電源電圧 V_{cc} を必要とする。したがって、電源電圧が発光素子の順方向電圧よりも低い場合には使用することができないといふ

問題があった。

【0005】また、電源電圧を発光素子の順方向電圧よりも高くすると、この順方向電圧 V_{fr} よりも高い電圧の分だけ無駄な電力を消費し、電源効率が悪くなるという問題もあった。特に、発光素子の駆動用電源として乾電池やバッテリーなどを用いる携帯用や車載用の機器では大きな問題となる。

【0006】また、発光素子がLEDの場合には、順方向電圧 V_{fr} は+1.5V～+2V程度と低く、しかも比較的安定しているが、有機ELの場合には、順方向電圧 V_{fr} は+6V～+12Vと高い上に、そのときの輝度や温度、経時変化による変動が大きい。したがって、例えば有機ELをカーステレオの表示器として用いた場合などには、発光素子の駆動用電源1としては車載のバッテリーを利用せざるを得ないため、場合によっては電源電圧を昇圧しないと発光素子を駆動できない、というようなことも起こり得る。

【0007】本発明は、上記のような問題を解決するためになされたもので、その目的とするところは、スイッチドキャパシタ回路を利用することにより、発光素子の駆動用電源の電源電圧が発光素子の順方向電圧よりも低い場合でも発光素子を安定に駆動することのできる、電源効率に優れた駆動回路を提供することである。

【0008】

【課題を解決するための手段】前記目的を達成するため、本発明では次のような手段を採用した。すなわち、請求項1記載の発明は、発光素子の駆動用電源と発光素子の間にスイッチドキャパシタ回路を接続することにより構成したものである。このような構成とした場合、電源電圧が発光素子の順方向電圧よりも低くても発光素子を駆動して発光させることができる。

【0009】また、請求項2記載の発明は、前記スイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続することにより構成したものである。このような構成とした場合、スイッチドキャパシタ回路のコンデンサの放電により失われる電荷をのこぎり波発生回路によって補給することができる、発光素子に流れ込む駆動電流を一定に保つことができる。

【0010】また、請求項3記載の発明は、前記スイッチドキャパシタ回路を複数段縦続接続することにより構成したものである。このような構成とした場合、発光素子の順方向電圧が電源電圧よりも2倍以上高い場合でも、発光素子を駆動することができる。

【0011】また、請求項4記載の発明は、発光素子の駆動用電源に最も近い初段のスイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続することにより構成した。このような構成とした場合、スイッチドキャパシタ回路のコンデンサの放電により失われる電荷をのこぎり波発生回路によって補給することができる、発光素子の順方向電圧が電源電圧よ

(3)

3

りも2倍以上高い場合でも、発光素子に流れ込む駆動電流を一定に保つことができる。

【0012】さらに、請求項5記載の発明は、前記スイッチドキャパシタ回路の充放電回数を発光素子に流した駆動電流に応じて変えるように構成したものである。このような構成とした場合、発光素子の発光輝度を自在に変えることができる。

【0013】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。図1に、本発明に係る駆動回路の第1の例を示す。なお、図において、従来例と同一部分には同一の符号を付して示した。

【0014】この第1の例は、発光素子の駆動用電源1と発光素子2の間に、スイッチ7、8およびコンデンサ9から構成されたスイッチドキャパシタ回路10を接続したものである。すなわち、発光素子の駆動用電源1の正極をスイッチ7のa端子とスイッチ8のb端子にそれぞれ接続するとともに、スイッチ7のc端子を発光素子2の陽極に接続し、さらに、スイッチ7のc端子とスイッチ8のc端子の間に所定容量からなるコンデンサ9を接続したものである。なお、スイッチ7のb端子は開放され、スイッチ8のa端子はアースに接地されている。

【0015】前記スイッチドキャパシタ回路10は、一見して通常の昇圧回路のように見えるが、以下に詳述するところから明らかなように、負荷に対して電源電圧 V_{cc} の二倍の電圧 $2V_{cc}$ を供給する通常の昇圧回路として作用するというよりも、発光用の電荷を一旦駆動用電源1からコンデンサ9に溜め込み、この溜め込んだ電荷を発光素子2に注入してやるために電荷注入回路として作るものである。

【0016】次に、前記駆動回路の動作を説明する。なお、前提条件として、 $V_{cc} < V_f < 2V_{cc}$ 、すなわち、発光素子2の順方向電圧 V_f が電源電圧 V_{cc} よりも大きく、電源電圧 V_{cc} の2倍よりも小さいものとする。したく

$$Q = C_1 \times V_d$$

ただし、 $V_d = 2V_{cc} - V_f$ となる。

【0020】ところで、前記発光素子2は、後述(図9)するように、他のたくさんの発光素子とともにマトリックス状に配置され、各交点位置の発光素子に順次駆動電圧を印加していくことにより発光させるいわゆるマトリックス方式で駆動制御されるのが普通である。そこ※

$$I = (Q \times N) / T_d = (C_1 \times V_d \times N) / T_d$$

で与えられる。

【0021】②式から明らかなように、スイッチ7、8の切り替え回数Nを制御してやれば、発光素子2に流れ込む駆動電流の平均値Iを変えることができる。したがって、スイッチ7、8の切り替え回数Nを制御することにより発光素子2の発光輝度を変えることができ、前記スイッチドキャパシタ回路10を利用した駆動回路において

*がって、図1のスイッチドキャパシタ回路10を取り除いて駆動用電源1を発光素子2に直接接続したとしても、発光素子2は発光できない。

【0017】さて、いま前記スイッチドキャパシタ回路10内の2つのスイッチ7、8が、それぞれ実線で示すようにa端子側に切り替えられたものとする。このa端子側に切り替えられた状態(以下、これを「充電状態」という)では、コンデンサ9は駆動用電源1の正極、スイッチ7のa-c端子、コンデンサ9、スイッチ8のc-a端子、アースの経路によって、電源電圧 V_{cc} に充電される。したがって、コンデンサ9の静電容量を C_1 とすると、コンデンサ9には、

$$Q = C_1 \times V_{cc}$$

の電荷が蓄積される。

【0018】次いで、所定時間の経過の後、前記2つのスイッチ7、8を、それぞれ点線で示すようにb端子側に切り替える。このb端子側に切り替えられた状態(以下、これを「放電状態」という)では、コンデンサ9は、駆動用電源1の正極、スイッチ8のb-c端子、コンデンサ9、発光素子2、アースの経路によって、駆動用電源1と直列に接続される。

【0019】この直列接続によって、コンデンサ9のスイッチ8側のP1位置の電位 V_{p1} は電源電圧 V_{cc} に向かって上昇し、これに伴ってコンデンサ9の発光素子2側のP2位置の電圧 V_{p2} も同じように平衡移動しながら $2V_{cc}$ に向かって上昇する。ところが、P2点には発光素子2が負荷として接続されているため、P2位置の電圧 V_{p2} が発光素子2の順方向電圧 V_f に達した時点で、コンデンサ9から発光素子2に向かって電荷が流れ出し、発光素子2の発光が開始される。したがって、P2位置の電圧 V_{p2} は発光素子2の順方向電圧 V_f 以上には上昇しない。そして、所定時間の経過の後、2つのスイッチ7、8は再びa端子側(充電状態側)に切り替えられる。この1回の放電動作で発光素子2に向かって流れ出す電荷Qは、

①

※で、いまこのマトリックス状に配置された1つの発光素子に割り当てられる駆動時間を T_d とするととき、この駆動時間 T_d 内にスイッチ7、8をN回切り替え、前記した充放電動作をN回行なわせたものとすると、この時に発光素子2に流れる駆動電流の平均値Iは、

$$I = (Q \times N) / T_d$$

ても従来の駆動回路と同じ発光輝度を得ることができること。

【0022】図2に、図1中のP1位置の電圧 V_{p1} と、P2位置の電圧 V_{p2} の波形図を示す。P1位置の電圧 V_{p1} は、0V(アース)と電源電圧 V_{cc} の間を往復する。この電圧 V_{p1} の波形は、回路のスルーレートを考慮して台形状に描いてある。一方、P2位置の電圧 V_{p2} は、スイッチ

(4)

5

7, 8がa端子側に切り替えられている充電時には電源電圧 V_{cc} に落ちている。

【0023】そして、スイッチ7, 8がb端子側に切り替えられて放電状態になると、P2位置の電圧 V_{p2} は、図2中に点線で示すように、 $2V_{cc}$ に向かって電圧 V_{p1} と平行移動する形で上昇していくが、電圧 V_{p2} が発光素子2の順方向電圧 V_f に達した時点でコンデンサ9から発光素子2に向けて電荷が流れ出し、電圧の上昇はこの時点で止まる。この電荷の放電開始により、発光素子2は発光を開始する。

【0024】所定の時間の後、P1位置の電圧 V_{p1} が電源電圧 V_{cc} まで達すると、それ以後はコンデンサ9の放電が進むに従ってP2位置の電圧 V_{p2} は段々と低下していく。したがって、この時点で2を発光させるに充分な電荷が放電されなくなり、P1位置の電圧 V_{p1} が電源電圧 V_{cc} に達した時点で発光素子2の発光もほぼ停止する。そして、そしてコンデンサ9の放電はさらに進み、P2位置の電圧 V_{p2} はさらに電源電圧 V_{cc} に向かって低下していく。なお、このときの放電電荷の量は小さいため、発光素子2を発光させるには到らない。

【0025】そして、所定時間の経過の後、スイッチ7, 8が再びa端子側に切り替えられて充電状態になると、コンデンサ9は再び駆動用電源1の電源電圧 V_{cc} によって充電され、次の放電動作に備える。以上の充放電動作を繰り返すことにより、発光素子2は所定の輝度で発光されるものである。

【0026】図3は、前記図1の駆動回路のスイッチドキャパシタ回路10をC-MOSを用いてIC化した場合の回路例である。図では、コンデンサ9はIC化されていないように見えるが、実際の回路ではこのコンデンサ9もC-MOSのICプロセスで基板上に一体に構成することができる。したがって、本発明の駆動回路は、スイッチドキャパシタ回路10の全回路をIC化して1チップ化することができる。このため、本発明の駆動回路は大量生産に向くとともに、回路の小型化を図ること

$$Q = C_0 \times V_d$$

ただし、 $V_d = 3V_{cc} - V_f$ となり、この時に発光素子2

$$I = (Q \times N) / T_d = (C_0 \times V_d \times N) / T_d$$

で与えられる。

【0031】④式から明らかなように、図5の駆動回路の場合も、前述した図1の回路と同様に、スイッチ7, 8の切り替え回数Nを制御することにより、発光素子2の発光輝度を変えることができる。なお、2つのスイッチドキャパシタ回路10₁, 10₂内のコンデンサ9, 9は異なる静電容量値としてもよいことは勿論である。

【0032】図6に、本発明に係る駆動回路の第4の例を示す。この第4の例は、図4の駆動回路において、スイッチ8に代えて、コンデンサ9とアースとの間にのこぎり波発生回路12を接続したものである。

【0033】図1や図4の駆動回路の場合、発光素子2

6

* とができる。なお、図中、符号11で示した部分は、スイッチ7をON・OFFするためのクロック位相反転回路である。

【0027】図4に、本発明に係る駆動回路の第2の例を示す。この第2の例は、図1の駆動回路の変形例であって、図1の駆動回路ではスイッチ7のc端子を発光素子2に接続していたが、図4の駆動回路ではスイッチ7のb端子を発光素子2に接続したものである。このような接続とした場合、スイッチ7, 8がa端子側に切り替えられた充電状態時に発光素子2に対して電源電圧 V_{cc} がまったく印加されないので、充電時の電荷の漏れを無くすことができる。

【0028】図5に、本発明に係る駆動回路の第3の例を示す。この第3の例は、駆動用電源1と発光素子2の間に、2つのスイッチドキャパシタ回路10₁, 10₂を継続接続したものである。この駆動回路は、 $2V_{cc} < V_f < 3V_{cc}$ 、すなわち、発光素子2の順方向電圧 V_f が電源電圧 V_{cc} の2倍よりも大きく、電源電圧 V_{cc} の3倍よりも小さい場合に適している。

【0029】スイッチドキャパシタ回路10₁内のスイッチ7, 8と、スイッチドキャパシタ回路10₂内のスイッチ7, 8は同期して切り替えられるもので、a端子側に切り替えられている状態（充電状態）では、それぞれの回路内のコンデンサ9は電源電圧 V_{cc} に充電されている。そして、2つの回路のスイッチ7, 8がb端子側（放電状態）に切り替えられると、駆動用電源1に対して2つのコンデンサ9, 9が直列に接続され、P3位置の電圧 V_{p3} は $3V_{cc}$ に向かって上昇する。そして、P3位置の電圧 V_{p3} が発光素子2の順方向電圧 V_f に達した時点で発光が開始されるものである。

【0030】図5の駆動回路において、2つのコンデンサ9, 9の静電容量を同じ値 C_0 とした場合、放電時に直列接続された時の合成静電容量 C_0 は $C_0 = C_1 / 2$ となる。したがって、図5の駆動回路において1回の放電動作で発光素子2に向かって流れ出す電荷Qは、

$$\text{③ } Q = C_0 \times V_d \times N / T_d$$

※ 2に流れる駆動電流の平均値Iは、

$$\text{④ } I = (Q \times V_d \times N) / T_d$$

に供給される駆動電流の平均値Iは前述した②式や④式で与えられるが、これはあくまでも或る時間内の平均値であって、コンデンサ9から発光素子2に流れ出す瞬時電流 i_0 はコンデンサ9の放電が進むに従って徐々に小さくなっていく。このように発光素子2に流れ出す駆動電流が変化するということは、発光素子2の発光輝度もそれに従って変化しているということであり、図1や図4の回路の場合、発光素子2は平均輝度として設定輝度を満足していることになる。したがって、コンデンサ9の放電期間中、瞬時電流 i_0 を一定にすることができれば、発光素子2の発光輝度も一定とすることができます。発光素子2の有する絶対最大電流を越えないようにするのが

50

容易になるとともに、P3点に発生する瞬時最大電圧を低くすることができる。

【0034】そこで、図6の駆動回路では、コンデンサ9とアース間にのこぎり波発生回路12を接続したもので、スイッチ8がb端子側に切り替えられたとき、コンデンサ9の放電進行に合わせてのこぎり波発生回路12から図7のようなのこぎり波電圧を出力し、こののこぎり波電圧によって放電によるコンデンサ9の電圧降下分*

$$i_o = C_1 \times (dV_1 / dt)$$

で与えられる。のこぎり波電圧 V_1 の傾きは一定であるから、⑤式中の (dV_1/dt) は一定値となり、この結果、 i_o は一定となる。

【0036】図8に、本発明に係る駆動回路の第5の例を示す。この第5の例は、図5の駆動回路において、駆動用電源1に最も近い第1のスイッチドキャパシタ回路10₁のスイッチ8に代えて、コンデンサ9とアース間に前記ののこぎり波発生回路12を接続したものである。この場合も、前記図7の駆動回路と同様に、発光素子2に流れ出す瞬時電流 i_o を一定とすることができる。

【0037】なお、以上述べた例では、スイッチドキャパシタ回路10の接続段数を2段までとしたが、電源電圧 V_{cc} と発光素子の順方向電圧 V_1 の関係に応じて3段以上に接続してもよいことは勿論である。また、前記の例では、駆動電圧としてプラス電位を出力する場合について例示したが、マイナス電位を出力するように構成することもできる。この場合には、各駆動回路における各素子の正負の極性を逆にすればよい。

【0038】図9に、前述した本発明の駆動回路を用いて構成した単純マトリックス式表示システムの一例を示す。この例は、9個の発光素子2₁～2₉をマトリックス状に配置して駆動制御するようにしたもので、各発光素子2₁～2₉は陰極走査線15₁～15₃と陽極駆動線16₁～16₃の交点位置にそれぞれ接続されている。陰極走査線15₁～15₃は陰極走査部17によって順次走査されるとともに、陽極駆動線16₁～16₃は陽極駆動部18によって同時に駆動され、各陽極駆動線16₁～16₃毎に設けた本発明の駆動回路19₁～19₃から駆動パルスを同時並列に送出するように構成したものである。なお、前記駆動回路19₁～19₃としては、システム仕様に応じて、前述した図1、図4、図5、図6あるいは図8のいずれかの回路が用いられる。

【0039】走査パルス発生部20は、クロック発生部21のクロックを基に、陰極走査線15₁～15₃を所定の時間間隔Tで順次選択するための走査パルスを発生する回路である。発光データ発生部22は、発光させるべき素子のスイッチ切り替え回数Nを指定するための回路である。カウンタ23は、スイッチ切り替えパルスを生成して出力する回路であり、クロック発生部21から送られてくるクロックを発光データ発生部22から送ら

*を補償してやることにより、放電期間中、発光素子2に流れ込む駆動電流の瞬時値 i_o が一定となるようにしたものである。

【0040】すなわち、のこぎり波発生回路12から出力されるのこぎり波電圧を V_1 とすると、放電状態時にコンデンサ9から発光素子2に流れ出す瞬時電流 i_o は、

れてくるスイッチ切り替え回数Nによって分周することにより各発光素子のためのスイッチ切り替えパルスを作成し、これらのスイッチ切り替えパルスをシリアル信号としてシリアル・パラレル変換部24に送出するものである。

【0040】シリアル・パラレル変換部24は、カウンタ23から送られてくるシリアル信号として送られてくる各発光素子のためのスイッチ切り替えパルスを各発光素子毎に分離し、その時間軸を伸長した上で、陽極駆動部18内の対応する駆動回路19₁～19₃に対して同時並列に送出する回路である。

【0041】次に、図9の表示システムの動作を、中央の発光素子2₅を発光させる場合を例に採って説明する。陰極走査部17は所定の時間間隔T毎に各陰極走査線15₁～15₃を順次選択していく。この選択の際、選択した陰極走査線に対しては0V(アース)を接続するとともに、選択されていない他の陰極走査線に対しては駆動回路19₁～19₃の電源電圧 V_{cc} に等しい電圧 V_{cc} を接続する。したがって、いま陰極走査線15₂が選択されると、図7中に示すように、陰極走査線15₁、15₃には0V(アース)が接続され、他の陰極走査線15₂には V_{cc} が接続された状態となる。

【0042】この状態において、カウンタ23からは、図9中に示すように、 $T_d = 1/3 \cdot T$ の周期で各発光素子のためのスイッチ切り替えパルス①②③がシリアル信号として出力される。この例の場合、選択された陰極走査線15₂上の3つの発光素子2₄、2₅、2₆のうち、発光素子2₅のみを発光するから、この発光素子2₅に対応する第2のタイミング②位置でのみ、スイッチ切り替えパルスが送出される。

【0043】すなわち、カウンタ23は、発光データ発生回路22から送られてくるスイッチ切り替え回数Nの指示データに基づいてクロック発生部21のクロックを分周し、②位置の駆動時間 T_d 内においてN個のスイッチ切り替えパルスを発生し、これをシリアル・パラレル変換部24に送る。

【0044】シリアル・パラレル変換部24は、カウンタ23からシリアル信号として送られてくる①②③の信号を分離し、それぞれの信号の時間軸を3倍して $3 \cdot T_d = T$ に時間伸長した上で、この時間伸長した①②③の各信号を対応する駆動回路19₁～19₃に同時並列に

送出する。

【0045】この例の場合、2番目の駆動回路 19_2 に對してのみ時間伸長された②のスイッチ切り替えパルスが入力される。したがって、このスイッチ切り替えパルス②を受けた駆動回路 19_2 は、前述したように駆動回路 19_2 内のスイッチドキャパシタ回路 10 （もしくは $10_1, 10_2$ ）のスイッチ7, 8を該スイッチ切り替えパルス②にしたがって切り替える。

【0046】このスイッチ7, 8の切り替え動作によつて、駆動回路 19_2 からはその切換回数Nに対応した駆動電流が陽極駆動線 16_2 に向けて送出される。この駆動電流は、陽極駆動線 16_2 、発光素子 2_5 、陰極走査線 15_2 、0V（アース）の経路で発光素子 2_5 に流れ、発光素子 2_5 は当該駆動電流の値に応じた輝度で発光する。

【0047】以上の動作を周期Tで繰り返すことにより、発光素子 2_5 は発光を繰り返す。したがって、この残周期Tが30ms以下になるように設定しておけば、残像現象により、人間の目には発光素子 2_5 が連続発光しているものとして視認される。

【0048】以上、本発明の実施の形態について種々説明したが、本発明はこれらに限定されるものではなく、その発明の主旨に沿った各種の変形が可能である。

【0049】

【発明の効果】以上説明したように、請求項1記載の發明によるときは、発光素子の駆動用電源と発光素子の間にスイッチドキャパシタ回路を接続したので、電源電圧が発光素子の順方向電圧よりも低くても発光素子を駆動して発光させることができる。このため、電源効率に優れ、例えば、電圧変動の激しい車載のバッテリーなどに対しても安定に使用することができる。

【0050】また、請求項2記載の發明によるときは、前記スイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続したので、発光素子に流れ込む駆動電流を一定に保つことができ、発光素子の有する絶対最大電流を越えないようになるのが容易になるとともに、出力点の瞬時最大電圧を低くでき、駆動ICの耐圧を越えないようになることができる。

【0051】また、請求項3記載の發明によるときは、前記スイッチドキャパシタ回路を複数段継続接続したので、発光素子の順方向電圧が電源電圧よりも2倍以上高い場合でも、発光素子を駆動することができる。このた

め、適用範囲を大幅に拡げることができる。

【0052】また、請求項4記載の發明によるときは、発光素子の駆動用電源に最も近い初段のスイッチドキャパシタ回路のコンデンサとアース間にのこぎり波発生回路を直列接続したので、発光素子の順方向電圧が電源電圧よりも2倍以上高い場合でも、発光素子に流れ込む駆動電流を一定に保つことができ、発光素子の有する絶対最大電流を越えないようになるのが容易になるとともに、出力点の瞬時最大電圧を低くでき、駆動ICの耐圧を越えないようになることができる。

【0053】さらに、請求項5記載の發明によるときは、前記スイッチドキャパシタ回路の充放電回数を発光素子に流したい駆動電流に応じて変えるようにしたので、発光素子の発光輝度を自在に変えることができ、発光素子の面積に応じて発光輝度を自由に設定したり、階調を表現したりできる。

【図面の簡単な説明】

【図1】本発明に係る駆動回路の第1の例を示す回路図である。

【図2】第1の例の動作波形図である。

【図3】第1の例をIC化した場合の回路図である。

【図4】本発明に係る駆動回路の第2の例を示す回路図である。

【図5】本発明に係る駆動回路の第3の例を示す回路図である。

【図6】本発明に係る駆動回路の第4の例を示す回路図である。

【図7】第4の例の駆動回路中ののこぎり波発生回路の出力するのこぎり波電圧の波形図である。

【図8】本発明に係る駆動回路の第5の例を示す回路図である。

【図9】本発明の駆動回路を用いて構成した単純マトリックス式表示システムの一例を示すブロック図である。

【図10】第1の従来例を示す回路図である。

【図11】第2の従来例を示す回路図である。

【符号の説明】

1 発光素子の駆動用電源

2 発光素子

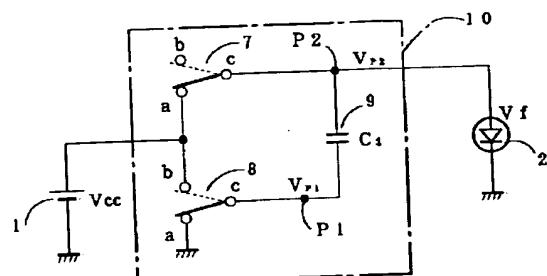
7, 8 スイッチ

9 コンデンサ

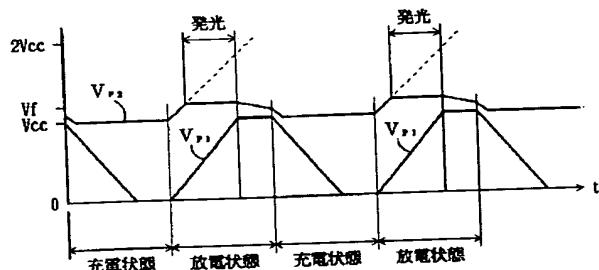
10, 10₁, 10₂ スイッチドキャパシタ回路

12 のこぎり波発生回路

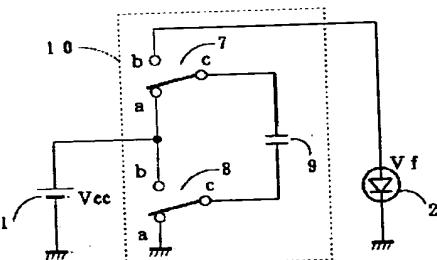
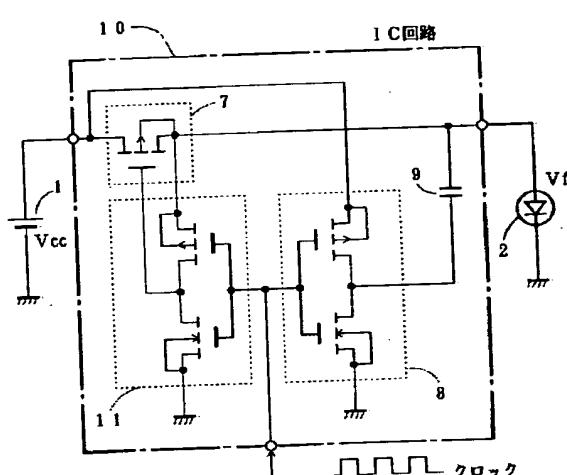
【図1】



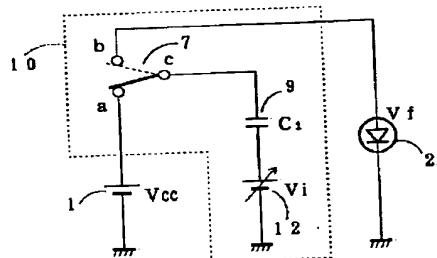
【図2】



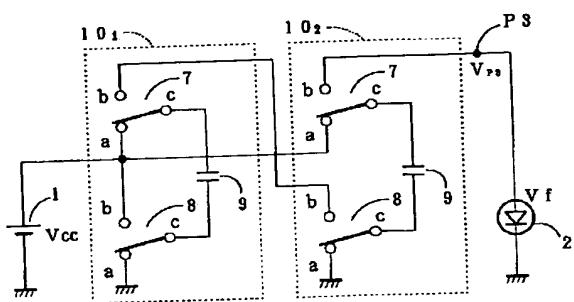
【図3】



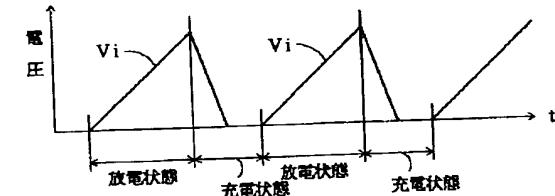
【図4】



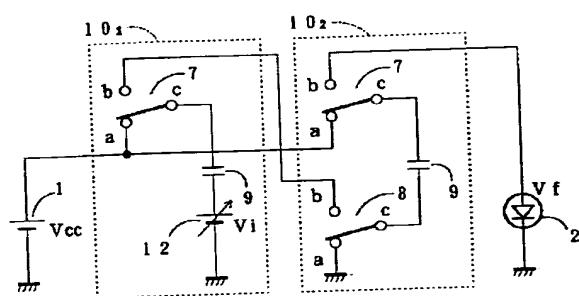
【図5】



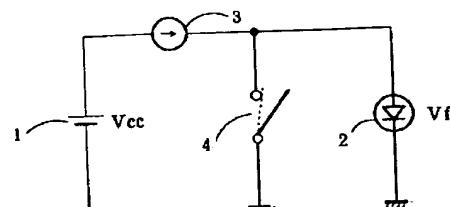
【図6】



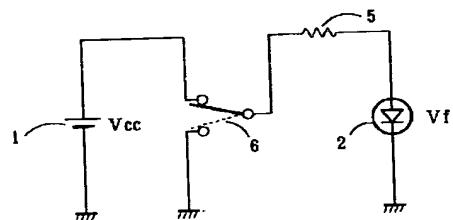
【図8】



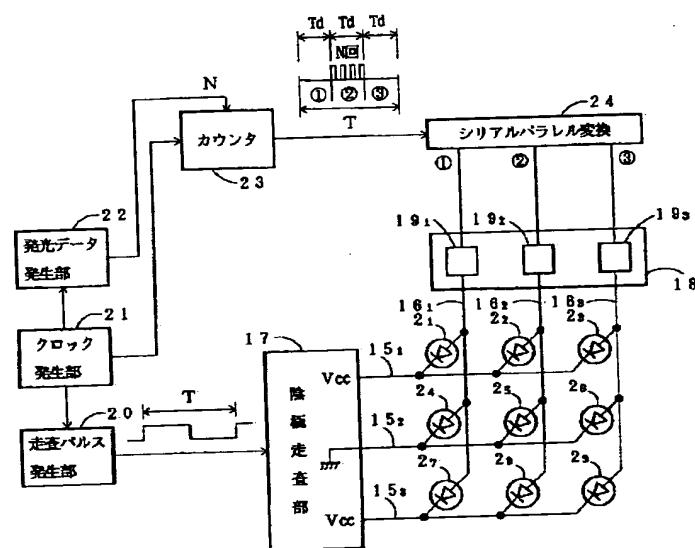
【図10】



【図11】



【図9】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.